



⑨ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Patentschrift  
⑩ DE 196 35 024 C 1

⑤① Int. Cl.<sup>8</sup>:  
**H 03 F 3/21**  
H 03 F 3/45  
H 03 M 1/34

②① Aktenzeichen: 196 35 024.7-31  
②② Anmeldetag: 29. 8. 96  
④③ Offenlegungstag: —  
④⑤ Veröffentlichungstag  
der Patenterteilung: 16. 10. 97

DE 196 35 024 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

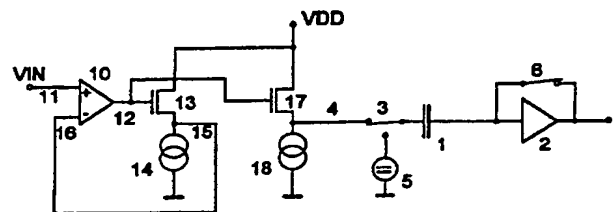
⑦③ Patentinhaber:  
Siemens AG, 80333 München, DE

⑦② Erfinder:  
Kuttner, Franz, St. Ulrich, AT

⑤⑥ Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:  
DE 42 38 430 C1

⑤④ Schaltungsanordnung zum Treiben einer kapazitiven Last

⑤⑦ Eine Schaltungsanordnung zum Treiben einer kapazitiven Last (1), insbesondere für die Eingangsstufe eines Analog-Digital-Wandlers, weist einen über einen Source- oder Emitterfolger (13, 14) rückgekoppelten Differenzverstärker (10) auf, dem ein Eingangssignal (VIN) zugeführt wird. Die kapazitive Last (1) wird von einem weiteren Source- oder Emitterfolger (17, 18) getrieben, der von einem Ausgang (12) des Differenzverstärkers (10) angesteuert wird. Die Schaltungsanordnung weist eine hohe Treiberfähigkeit ohne Phasen- und Potentialversatz des Eingangssignals (VIN) auf.



DE 196 35 024 C 1

Die Erfindung betrifft eine Schaltungsanordnung zum Treiben einer kapazitiven Last in Abhängigkeit von einem Eingangssignal.

Solche Schaltungen finden beispielsweise Anwendung in Analog-Digital-Wandlern zum Abtasten der analogen Eingangsspannung und Vergleich dieser Spannung mit einem Referenzsignal. Hierzu wird in einem ersten Arbeitsschritt die analoge Eingangsspannung über einen Treiber an einen Kondensator gelegt; in einem zweiten Arbeitsschritt wird der Kondensator mit einem Referenzsignal verbunden. Die sich dann am Kondensator einstellende Spannung wird in einem nachgeschalteten Komparator mit einer Schaltschwelle verglichen. Am Treiber wird demnach die kapazitive Last zu- und weggeschaltet.

Aus der DE 42 36 430 C1 ist eine Schaltstufe zum Treiben kapazitiver Lasten bekannt, die einen Differenzverstärker und zwei nachgeschaltete Emitterfolgerstufen enthält. Die Emitteranschlüsse der Emitterfolgerstufen sind mit den Eingängen einer Vergleichseinrichtung verbunden.

Die Aufgabe der Erfindung besteht darin, eine Schaltungsanordnung zum Treiben einer kapazitiven Last in Abhängigkeit von einem Eingangssignal anzugeben. Diese soll insbesondere eine hohe Treiberfähigkeit sowie eine möglichst geringe Phasennäheilung des Ausgangssignals im Vergleich zum Eingangssignal aufweisen.

Diese Aufgabe wird durch eine Schaltungsanordnung nach den Merkmalen des Patentanspruchs 1 gelöst.

In der erfindungsgemäßen Schaltungsanordnung werden die Vorteile einer rückgekoppelten Struktur mit denen einer Source- oder Emitterfolgerstufe kombiniert. Die rückgekoppelte Struktur sorgt für eine ausreichende Verstärkung, ohne jedoch eine wesentliche Schwingneigung aufzuweisen, da die nachgeschaltete Kapazität von der Rückkoppelschleife durch den weiteren Source- bzw. Emitterfolger getrennt ist. Der rückgekoppelte Verstärker weist deshalb keine wesentliche Phasennäheilung auf.

Außerdem wird eine Schwingneigung der Rückkopplung vermieden. Darüber hinaus bewirkt die Rückkopplung des Differenzverstärkers über die erste Source- bzw. Emitterfolgerstufe, daß die Potentialdifferenz zwischen dem Ausgang dieser Source- bzw. Emitterfolgerstufe und dem Signaleingang ausgeregelt wird, so daß auch zwischen dem die kapazitive Last ansteuernden Ausgang der weiteren Source- bzw. Emitterfolgerstufe und dem Signaleingang der Schaltung keine Potentialdifferenz vorliegt. Das Ausgangssignal wird also im Vergleich zum Eingangssignal stromverstärkt, weist aber ansonsten keinen wesentlichen Phasen- oder Potentialversatz auf. Die Treiberschaltung ist deshalb besonders zum Treiben des analogen Eingangssignals an der Eingangsseite eines Analog-Digital-Wandlers geeignet, um eine möglichst schnelle und genaue Analog-Digital-Wandlung zu erreichen.

Nachfolgend wird die Erfindung anhand der in der Zeichnung dargestellten Figuren näher beschrieben. Es zeigen

Fig. 1 eine erfindungsgemäße Schaltungsanordnung in der Eingangsstufe eines Analog-Digital-Wandlers,

Fig. 2 eine alternative eingangsseitige Beschaltung des Differenzverstärkers der Schaltungsanordnung und

Fig. 3 ein Detailschaltbild der Schaltungsanordnung in Transistorrealisierung.

Die Schaltungsanordnung der Fig. 1 dient zum Treiben eines Kondensators 1, der für eine Quantisierungsstufe eines Parallel-Analog-Digital-Wandlers vorgesehen ist. Für jede Quantisierungsstufe dieses Wandlers ist eine entsprechende Schaltungsanordnung erforderlich. Der Kondensator 1 ist mit dem Eingang eines Komparators 2 verbunden, an dessen Ausgang ein binärer Datenwert abgreifbar ist. Der Kondensator 1 wird in einer ersten Schaltphase über den Schalter 3 mit dem Ausgang 4 der Treiberschaltung verbunden, in einer zweiten Schaltphase mit einem Referenzsignal aus einem Referenzspannungsgenerator 5. Während der ersten Schaltphase wird hierzu der Komparator 2 über einen Schalter 6 kurzgeschlossen, während der zweiten Schaltphase wird der Schalter 6 geöffnet, so daß die am Anschluß 4 anliegende Spannung mit der vom Referenzgenerator 5 gelieferten Referenzspannung verglichen wird.

Die Schaltungsanordnung weist einen Differenzverstärker 10 auf, an dessen ersten Eingang 11, z. B. dem Plus-Eingang das zu wandelnde analoge Eingangssignal VIN anliegt. Am Ausgang 12 des Differenzverstärkers 10 ist eine Sourcefolgerstufe angeschlossen. Diese enthält einen MOS-Transistor 13, dessen Gateanschluß mit dem Ausgang 12 des Differenzverstärkers 10 verbunden ist. Der Sourceanschluß des MOS-Transistors 13 ist über eine Stromquelle 14 mit Masse verbunden, der Drainanschluß ist an den positiven Pol VDD einer Versorgungsspannung gelegt. Der Ausgang 15 der Sourcefolgerstufe, d. h. der Sourceanschluß des MOS-Transistors 13, ist auf einen zweiten Eingang 16, z. B. dem Minus-Eingang, des Differenzverstärkers 10 rückgekoppelt. An den Ausgang 12 des Differenzverstärkers 10 ist eine weitere Sourcefolgerstufe umfassend einen MOS-Transistor 17 und eine sourceseitige Stromquelle 18 angeschlossen. Hierzu ist entsprechend zur ersten Sourcefolgerstufe 13, 14 der Gateanschluß des MOS-Transistors 17 mit dem Ausgang 12 des Differenzverstärkers 10 verbunden, der Drainanschluß des MOS-Transistors 17 ist mit dem Potential VDD verbunden, der Source-Anschluß des MOS-Transistors 17 ist über eine Stromquelle 18 mit Masse verbunden. Der Ausgang der zweiten Sourcefolgerstufe, d. h. der Sourceanschluß des MOS-Transistors 17 dient, als Anschluß 4 zur taktweisen Ansteuerung des Kondensators 1.

Der zweite Sourcefolger 17, 18, der die kapazitive Last 1 ansteuert, ist nicht in der Rückkoppelschleife 10, 13, 15, 16 enthalten. Der Kondensator 1 bringt deshalb in diese Rückkoppelschleife keine Schwingneigung ein. Zwar liegt zwischen Gate- und Sourceanschluß des Transistors 17 ein Gleichspannungsversatz vor und die durch diesen Sourcefolger bewirkte Verstärkung ist relativ ungenau und kleiner als 1. Dies wird jedoch durch die Rückkoppelschleife ausgeregelt. Hierzu weist der erste Sourcefolger 13, 14 im Vergleich zum zweiten Sourcefolger 17, 18 gleichen Aufbau auf und nahezu identische elektrische Eigenschaften. Dies ist bei integrierter Realisierung auf einem Schaltungschip, auf dem die beiden Sourcefolger zweckmäßigerweise nahe beieinander liegen, gut gegeben. Die Rückkoppelschleife regelt die Spannungsdifferenz zwischen den Anschlüssen 11, 16 des Differenzverstärkers 10 möglichst auf Null aus. Dies bedeutet, daß das Ausgangspotential am Ausgangsanschluß 12 des Differenzverstärkers 10 entsprechend positiv um den Gate-Source-Spannungsabfall am Transistor 13 angehoben wird. Da der Transistor 17 des zweiten Sourcefolgers vom Ausgangsanschluß 12 des Differenzverstärkers 10 angesteuert wird, liegt auch

zwischen dem Anschluß 4 zur Ansteuerung der kapazitiven Last 1 und dem Eingangsanschluß 11 zur Einspeisung des analogen Eingangssignals VIN kein Spannungsversatz vor. Ebenso wird die ungenaue Verstärkung des Sourcefolgers 17 in der Rückkopplerschleife berücksichtigt.

Die Schaltungsanordnung eignet sich insbesondere zum Einsatz in Video-Analog-Digital-Wandlern. Dort weist eine Lastkapazität 1 üblicherweise einen Kapazitätswert von einigen Pikofarad auf, die in einigen Nanosekunden umzuladen ist. Folglich muß am Anschluß 4 durch den Sourcefolger 17, 18 ein Ausgangsstrom von einigen Milliampere fließen. Da die Rückkopplerschleife nicht kapazitiv belastet ist, ist dort ein um den Faktor k geringerer Strom erforderlich. In entsprechender Weise kann deshalb die Breite des Transistors 13 im Vergleich zur Breite des Transistors 17 um den Faktor k kleiner gewählt werden.

Bei der in Fig. 1 gezeigten Schaltung sind MOS-Transistoren verwendet. Eine entsprechende Schaltung kann auch in Bipolartechnik ausgeführt werden, indem Emitterfolgerstufen verwendet werden, wobei die den Transistoren 13, 17 entsprechenden Transistoren als bipolare Transistoren ausgeführt sind, deren Emitteranschlüsse mit den Anschlüssen 15 bzw. 4 verbunden sind.

Außerdem kann die Schaltung anstelle des in Fig. 1 gezeigten Ausschnitts eines Parallel-Analog-Digital-Wandlers in einen Wandler nach dem Prinzip der sukzessiven Approximation verwendet werden, bei dem nur ein einziger Komparator verwendet wird, an den eingangsseitig eine Vielzahl von Kondensatoren 1 und entsprechenden Treiberschaltungen angekoppelt ist.

In Fig. 2 ist eine im Vergleich zur Fig. 1 alternative, invertierte Beschaltung des Differenzverstärkers 10 gezeigt. Hierzu ist der Eingangsanschluß 11 des Differenzverstärkers 10 an Masse gelegt. Der Eingangsanschluß 16 ist mit einem Schaltungsknoten 22 verbunden, an den einerseits die Eingangsspannung VIN über einen Serienwiderstand 20 geführt wird und andererseits der Ausgang 15 der ersten Source- oder Emitterfolgerstufe 13, 14 über einen Serienwiderstand 21 rückgekoppelt wird.

Bei der in Fig. 3 gezeigten Detailrealisierung auf Transistorebene sind zu den Fig. 1, 2 entsprechende Elemente mit gleichen Bezugszeichen bezeichnet. Die Eingangsanschlüsse 11, 16 des Differenzverstärkers 10 werden zwei sourcegekoppelten Transistoren 30, 31 zugeführt, deren Sourceanschlüsse über eine Stromquelle 32 mit Masse verbunden sind. In den Lastzweigen der Transistoren 30, 31 liegen zwei als Widerstände geschaltete Lasttransistoren 33, 34. Die Transistoren 30, 31 sind als n-Kanal-MOS-Transistoren ausgeführt, die Transistoren 33, 34 als p-Kanal-MOS-Transistoren. Das am Drainanschluß des Transistors 31 anliegende Signal ist auf den positiven Pol VDD der Versorgungsspannung bezogen und wird über eine Stromspiegelanordnung 35, 36, 37, 38 umgesetzt und gegenüber Masse referenziert. Der Ausgangsanschluß 12 des Differenzverstärkers 10 dient entsprechend der Fig. 1 zur Ansteuerung der ersten Sourcefolgerstufe 13, 14 und der zweiten Sourcefolgerstufe 17, 18. Abweichend von Fig. 1 sind in Fig. 3 die Sourcefolgertransistoren 13, 17 als p-Kanal-Transistoren ausgeführt und an ihrem Drainanschluß mit Masse verbunden. Ihre Sourceanschlüsse sind über Stromquellen 14 bzw. 18 mit dem positiven Pol VDD der Versorgungspotential verbunden. Die Stromquellen 14, 18 können wiederum als MOS-Transistoren ausgeführt werden, die von einem konstanten Referenzpotential

angesteuert werden. In dem in Fig. 3 gezeigten Ausführungsbeispiel sind dies p-Kanal-Transistoren. Ein am Anschluß 12 nach Masse geschalteter Kondensator 39 dient zur Dämpfung der Schwingneigung und weist eine wesentlich geringere Kapazität auf als der Kondensator 1.

#### Patentansprüche

1. Schaltungsanordnung zum Treiben einer kapazitiven Last (1) in Abhängigkeit von einem Eingangssignal (VIN), enthaltend einen Differenzverstärker (10), durch den eine Differenz zwischen dem Eingangssignal (VIN) und einem weiteren Signal verstärkbar ist, enthaltend eine Source- oder Emitterfolgerstufe (13, 14), die eingangsseitig mit einem Ausgangsanschluß (12) des Differenzverstärkers (10) verbunden ist und ausgangsseitig das weitere Signal bereitstellt, und enthaltend eine weitere Source- oder Emitterfolgerstufe (17, 18), die eingangsseitig mit dem Ausgangsanschluß (12) des Differenzverstärkers (10) verbunden ist und deren Ausgangsanschluß (4) zum Anschluß an die kapazitive Last (1) dient.
2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß der Differenzverstärker (10) einen ersten Eingangsanschluß (11) aufweist für das Eingangssignal (VIN) und einen weiteren Eingangsanschluß (16) für das weitere Signal.
3. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß der Differenzverstärker (10) einen ersten Eingangsanschluß (11) aufweist, der mit Masse verbunden ist, und einen zweiten Eingangsanschluß (16), an den über einen Serienwiderstand (20) das Eingangssignal (VIN) und über einen weiteren Serienwiderstand (21) das weitere Signal zuführbar ist.
4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß an den Ausgangsanschluß (4) der weiteren Source- bzw. Emitterfolgerstufe (17, 18) ein Kondensator (1) über ein taktweise steuerbares Schaltelement (3) anschließbar ist.
5. Verwendung einer Schaltungsanordnung nach Anspruch 4 in einem Analog-Digital-Wandler zum mit einem Referenzsignal abwechselnden Anlegen des analogen Eingangssignals (VIN) an den Kondensator (1) zur Ansteuerung eines Komparators (2).

---

Hierzu 1 Seite(n) Zeichnungen

---

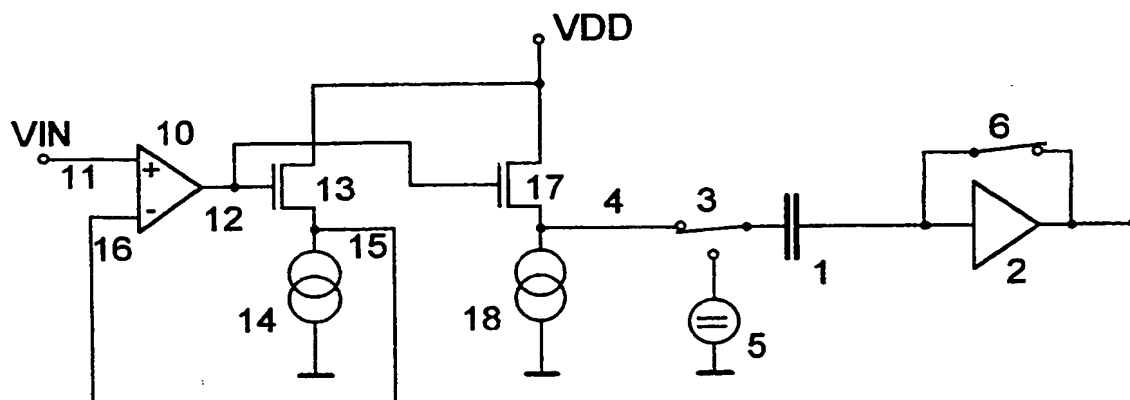


FIG. 1

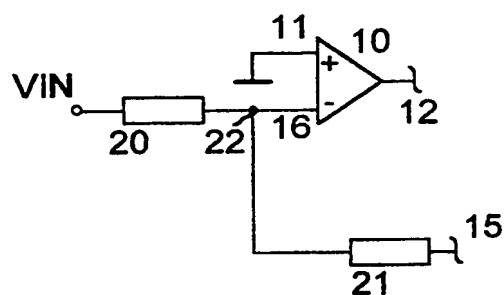


FIG. 2

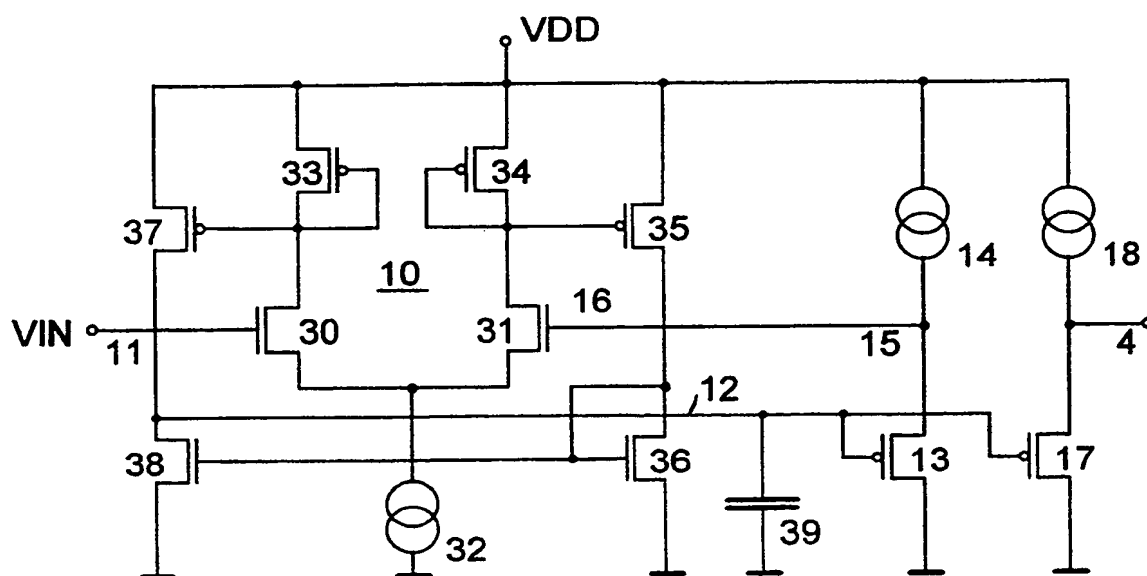


FIG. 3